

①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑫ Veröffentlichung
⑩ DE 100 84 663 T 1

⑤1 Int. Cl.⁷:
H 03 G 1/00
H 03 F 3/72

- der internationalen Anmeldung mit der
⑧7 Veröffentlichungsnummer: WO 00/76061 in
deutscher Übersetzung (Art. III § 8 Abs. 2 IntPatÜG)
- ⑦1 Deutsches Aktenzeichen: 100 84 663.7
⑥6 PCT-Aktenzeichen: PCT/US00/11153
⑥6 PCT-Anmeldetag: 25. 4. 2000
⑧7 PCT-Veröffentlichungstag: 14. 12. 2000
④3 Veröffentlichungstag der PCT-Anmeldung
in deutscher Übersetzung: 16. 5. 2002

- ③0 Unionspriorität:
09/325,902 04. 06. 1999 US
- ⑦1 Anmelder:
Infineon Technologies North America Corp., San
Jose, Calif., US
- ⑦4 Vertreter:
Patentanwälte Westphal, Mussnug & Partner,
78048 Villingen-Schwenningen

- ⑦2 Erfinder:
Irvine, Robert Grant, Plainsboro, N.J., US; Tiller,
Samuel Alfred, East Windsor, N.J., US

Prüfungsantrag gem. § 44 PatG ist gestellt

- ⑤4 Rauscharmer Verstärker mit geschaltetem Gewinn und Verfahren

DE 100 84 663 T 1

DE 100 84 663 T 1

RAUSCHARMER VERSTÄRKER MIT GESCHALTETEM GEWINN UND VERFAHREN

ALLGEMEINER STAND DER TECHNIK

5

Die vorliegende Erfindung betrifft rauscharme Verstärker, die beispielsweise in Hochfrequenzempfängern verwendet werden.

- 10 Funkempfänger empfangen in der Regel, beispielsweise über eine Antenne, ein Hochfrequenzsignal (HF-Signal). Das empfangene HF-Signal wird in der Regel verstärkt und dann zu einer Mischstufe geschickt, wo die Frequenz über eine Mischstufe auf eine niedrigere Frequenz
15 heruntergesetzt wird, die der Empfänger leichter verarbeiten kann. Der Empfänger sollte den Pegel des HF-Eingangssignals über das äquivalente Eingangsrauschen der Mischstufe anheben, so daß ein angemessenes Signal-Rausch-Verhältnis aufrechterhalten wird.
20 Falls jedoch der Pegel des Eingangssignals bereits ausreichend hoch liegt, sollte der Verstärker zur Lockerung der Linearitätsanforderungen der Mischstufe auf einen niedrigeren Gewinn umgeschaltet werden können.

25

- HF-Verstärkung wird gemeinhin in Kommunikationssystemen verwendet, wie etwa bei der Zellularkommunikation und der schnurlosen Telephonie. So empfängt beispielsweise ein Handapparat über eine Antenne ein HF-Signal, das
30 verstärkt wird, bevor es über eine Mischstufe auf ein Zwischenfrequenzsignal (ZF-Signal) heruntergesetzt wird. Es ist wichtig, daß der Verstärker rauscharm ist, damit er die in dem ursprünglichen HF-Signal enthaltenen Informationen nicht wesentlich verschlechtert oder maskiert. Weiterhin ist es insbesondere für
35 zellulare Handapparate auch wichtig, daß der Verstärker wenig Leistung verbraucht. Außerdem ist es insbesondere für Anwendungen bei zellularen Handapparaten wünschenswert, daß der Verstärker einen schaltbaren Gewinn

aufweist. Dies ist wichtig, da das von dem Handapparat empfangene HF-Signal je nach dem Ort des Handapparats schwach oder stark sein kann. Wenn sich der Handapparat beispielsweise am Rand einer Zelle befindet, ist das
5 HF-Signal, das er empfängt, möglicherweise schwach und erfordert eine starke Verstärkung. In derartigen Situationen ist es außerdem wichtig, daß zum Verstärken des schwachen, leistungsarmen HF-Signals ein rauscharmer Verstärker verwendet wird, damit die
10 wichtigen Informationen von dem umgebenden geringen Rauschen unterschieden werden können. Falls sich der Handapparat andererseits in der Nähe der Mitte einer Zelle befindet, kann das HF-Signal, das er empfängt, stark sein und erfordert, wenn überhaupt, wenig
15 Verstärkung. Außerdem sollten alle Verstärker leicht herzustellen sein, bevorzugt als eine integrierte Schaltung.

Die bisher eingesetzten Verstärkungstechniken sind
20 jedoch hinsichtlich Leistung und/oder Implementierung als integrierte Schaltung mit Mängeln verbunden. So wird beispielsweise in Figur 1 ein herkömmlicher HF-Verstärker mit geschaltetem Gewinn gezeigt.

25 Hierbei wird zum Schalten des Verstärkers 10 zwischen einer Betriebsart mit hohem Gewinn und geringem Gewinn eine Steuerspannung VCTL verwendet. Wie weiter unten erörtert liefern die FETs 14 und 16 bei auf geringem Gewinn geschaltetem Verstärker 10 (VCTL niedrig) für
30 das HF-Signal eine nichtverstärkte Nebenstrecke. Wenn der Verstärker 10 auf einen hohen Gewinn geschaltet ist (VCTL hoch), sorgen die kaskadierten FETs 18 und 19 für Verstärkung.

35 Insbesondere ist das VCTL an die Basis eines npn-Transistors 12 und an die Source-Elektroden der FETs 14 und 16 angekoppelt. Die Gates der FETs 14 und 16 liegen an Masse. Die Drain-Elektrode des FET 14 ist an den HF-

Eingang und die Drain-Elektrode des FET 16 an den HF-Ausgang angekoppelt.

Der Emitter des Transistors 12 liegt an Masse, und der
5 Kollektor des Transistors 12 ist an die Source-
Elektroden der Verstärkungs-FETs 18 und 19 angekoppelt.
Das Gate des FET 18 ist an den HF-Eingang und die
Drain-Elektrode des FET 18 an das Gate des FET 19 ange-
koppelt. Die Drain-Elektrode des FET 19 ist an den HF-
10 Ausgang angekoppelt.

Bei hoher VCTL befindet sich der Verstärker in der
Betriebsart mit hohem Gewinn. Insbesondere spannt eine
hohe VCTL den Transistor 12 in den Ein-Zustand vor, der
15 für die Source-Elektroden der Verstärkungs-FETs 18 und
19 Masse liefert, wodurch sie das HF-Eingangssignal
verstärken können. In der Zwischenzeit befinden sich
die Source-Elektroden der Nebenchrecken-FETs 14 und 16
auf hohem Pegel, wodurch sie ausgeschaltet werden. Die
20 Nebenchrecken-FETs 14 und 16 sorgen, selbst wenn sie
ausgeschaltet sind, trotzdem für einen kapazitiven
Rückkopplungsweg von dem HF-Ausgang zu dem HF-Eingang.
Um die Rückkopplungskapazität zu senken, erfordert die
Schaltung von Figur 1 in der Regel eine aufwendige
25 Implementierung mit Galliumarsenid-FET.

Bei niedriger VCTL befindet sich der Verstärker in
einer Betriebsart mit geringem Gewinn. Das schwache
Signal spannt die Nebenchrecken-FETs 14 und 16 in den
30 Ein-Zustand vor, wodurch von dem HF-Eingang zu dem HF-
Ausgang durch die FETs 14 und 16 ein Nebenweg ohne
Gewinn erzeugt wird. In der Zwischenzeit ist der
Transistor 12 in den Aus-Zustand vorgespannt, was die
FETs 18 und 19 in den Aus-Zustand vorspannt.

35 In einem Zustand mit geringem Gewinn wird der
Gewinnwert des Verstärkers von Figur 1 durch die
Einfügungsdämpfung der Nebenchrecken-FETs 14 und 16 und
andere Eingangsschaltungen bestimmt. Somit liegt der

- Gewinn zwangsweise unter 0 dB, und der Verstärker von Figur 1 ist nicht in der Lage, einen geringen Gewinn von mehr als 0 dB oder mehrfach abgestufte Gewinne zu erzeugen. In der Betriebsart mit geringem Gewinn weist dieser Verstärker außerdem strikte Linearitätsanforderungen auf, die in der Regel eine aufwendige Implementierung mit einem Galliumarsenid-FET erfordern würden.
- 10 Es besteht dementsprechend ein Bedarf an einem rauscharmen Verstärker, der leicht und preiswert hergestellt werden kann, beispielsweise mit einer preiswerten Silizium-Bipolar-Technologie. Außerdem besteht ein Bedarf an einem rauscharmen Verstärker, der
- 15 gegebenenfalls einen Zustand mit geringem Gewinn und in einigen Situationen mehr als zwei Gewinnstufen aufweist (z.B. hoch, niedrig und mittel).

KURZE DARSTELLUNG DER ERFINDUNG

- 20 Es wird ein rauscharmer HF-Verstärker mit geschaltetem Gewinn bereitgestellt. In dem Zustand mit hohem Gewinn verwendet der Verstärker zur Verstärkung einen npn-Transistor in Emitterschaltung. Im Zustand mit geringem Gewinn schaltet der Verstärker zur geringeren Verstär-
- 25 kung auf einen npn-Transistor in Basisschaltung um. Bei alternativen Ausführungsformen können zusätzliche Transistoren in Basisschaltung zur Bereitstellung mehrerer Gewinnschritte verwendet werden.
- 30 Insbesondere weist der Verstärker einen HF-Signaleingang und einen HF-Signalausgang auf. Der Eingang ist an die Basis eines Transistors in Emitterschaltung und an den Emitter eines Transistors in Basisschaltung ange-
- 35 koppelt. Die Kollektoren beider Transistoren sind an den HF-Ausgang angekoppelt. Die Basis des Transistors in Emitterschaltung ist an eine erste Vorspannung, Vorspannung 1, und die Basis des Transistors in Basisschaltung an eine zweite Vorspannung, Vorspannung 2,

angekoppelt. Der Emitter des Transistors in Emitterschaltung ist an Masse angekoppelt.

5 Ein dritter Transistor, der dem Transistor in Basis-
schaltung Vorstrom liefert, ist mit seinem Kollektor an
den Emitter des Transistors in Basisschaltung, mit
seiner Basis an eine dritte Vorspannung, Vorspannung 3,
und mit seinem Emitter an Masse angekoppelt.

10 Der Verstärker wird dadurch in den Zustand mit hohem
Gewinn versetzt, indem er die Vorspannung 1 mit hohem
Pegel aufweist und die Vorspannungen 2 und 3 einen
niedrigen Pegel aufweisen oder ungeerdet sind. In
diesem Zustand ist der Transistor in Emitterschaltung
15 aktiv und verstärkt das HF-Signal mit hohem Gewinn. Der
Transistor in Basisschaltung und der dritte Transistor
sind im Aus-Zustand.

Der Verstärker wird in den Zustand mit geringem Gewinn
20 versetzt, indem die Vorspannungen 2 und 3 einen hohen
Pegel aufweisen und die Vorspannung 1 ungeerdet ist. In
diesem Zustand sind der Transistor in Basisschaltung
und der dritte Transistor aktiv. Der Transistor in
Emitterschaltung befindet sich im Aus-Zustand. In
25 diesem Zustand verstärkt der Transistor in Basisschal-
tung das HF-Signal schwach.

Der Verstärker der vorliegenden Erfindung stellt somit
Zustände mit sowohl hoher als auch geringer Verstärkung
30 bereit. Die inaktive Stufe ist bevorzugt vollständig
ausgeschaltet, wenn die andere Stufe aktiv ist, so daß
sie den Betrieb der aktiven Stufe nicht stört. Der
rauscharme Verstärker der vorliegenden Erfindung läßt
sich vorteilhafterweise leicht als eine integrierte
35 Schaltung herstellen, wobei bevorzugt die preiswerte
Silizium-Bipolartransistor-Technologie verwendet wird.

Bei einer alternativen Ausführungsform ist ein zweiter
Transistor in Basisschaltung, dessen Basis an eine

vierte Vorspannung, Vorspannung 4, angekoppelt ist,
parallel zu dem ersten Transistor in Basisschaltung
geschaltet. Ein derartiger Transistor stellt einen
weiteren Gewinnschritt bereit, wenn seine Vorspannung
5 auf einem hohen Pegel ist, die Vorspannung 2 für den
ersten Verstärker in Basisschaltung gering oder
ungeerdet ist und die Vorspannung 1 für den Transistor
in Emitterschaltung ungeerdet ist. Zur Implementierung
weiterer Gewinnschritte könnten zusätzliche Stufen in
10 Basisschaltung hinzugefügt werden.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

- 15 FIG. 1 ist ein Schaltbild eines bekannten Verstärkers.
- FIG. 2 ist ein Schaltbild einer ersten Ausführungsform
eines rauscharmen Verstärkers mit geschaltetem Gewinn
gemäß der vorliegenden Erfindung.
- 20 FIG. 3 ist ein Schaltbild einer zweiten Ausführungsform
eines rauscharmen Verstärkers mit geschaltetem Gewinn
gemäß der vorliegenden Erfindung.
- FIG. 4 ist ein Schaltbild einer dritten Ausführungsform
25 eines rauscharmen Verstärkers mit geschaltetem Gewinn
gemäß der vorliegenden Erfindung.
- FIG. 5 ist ein Schaltbild einer vierten Ausführungsform
eines rauscharmen Verstärkers mit geschaltetem Gewinn
30 gemäß der vorliegenden Erfindung.

AUSFÜHRLICHE BESCHREIBUNG DER BEVORZUGTEN AUSFÜHRUNGSFORMEN

- 35 Unter Bezugnahme auf Figur 2 wird eine erste
Ausführungsform eines rauscharmen Verstärkers 20 mit
geschaltetem Gewinn gemäß der vorliegenden Erfindung
gezeigt. Ein Hochfrequenzeingangssignal wird in die
Basis des npn-Transistors 22 in Emitterschaltung

eingegeben. Der Emitter des Transistors 22 ist an Masse
angekoppelt. Der Transistor 22 wird über einen Wider-
stand 24 und eine Vorspannung Vorspannung 1 vorge-
spannt. Der Kollektor des Transistors 22 ist an den
5 Hochfrequenz Ausgang angekoppelt.

Der Kollektor eines zweiten npn-Transistors 26 ist
ebenfalls an den Ausgang angekoppelt. Die Basis des
Transistors 26 ist an eine zweite Vorspannung,
10 Vorspannung 2, angekoppelt. Ein dritter npn-Transistor
28 ist vorgesehen. Der Kollektor des Transistors 28 ist
an einem Knoten 29 an den Emitter des Transistors 26
und an die Basis des Transistors 26 angekoppelt. Der
Emitter des Transistors 28 liegt an Masse. Die Basis
15 des Transistors 28 ist an eine dritte Vorspannung,
Vorspannung 3, angekoppelt.

Wenn sich der Verstärker 20 in dem Zustand mit hohem
Gewinn befindet, liegt die Vorspannung 1 auf einem
20 hohen Pegel und die Vorspannungen 2 und 3 an Masse oder
sind ungeerdet. Folglich befinden sich die Transistoren
26 und 28 im Aus-Zustand, und der Transistor 22 wirkt
wie ein Verstärker in Emitterschaltung. Das eingegebene
HF-Signal wird durch den Transistor 22 verstärkt und
25 über den Kollektor des Transistors 22 zu dem
verstärkten HF-Ausgang ausgegeben.

Wenn sich der Verstärker 20 in dem Zustand mit
niedrigem Gewinn befindet, sind Vorspannung 2 und
30 Vorspannung 3 auf einem hohen Pegel, und die
Vorspannung 1 ist ungeerdet. Hierbei liefert der
Transistor 28, der aktiv ist, einen Vorstrom für den
Transistor 26. Vorspannung 2 ist so ausgewählt, daß sie
eine Gleichspannung bereitstellt, die an dem Eingang
35 klein genug ist, um den Transistor 22 auszuschalten,
und hoch genug, um eine Sättigung des Transistors 28 zu
vermeiden. Eine Eingangsgleichspannung von etwa 420 mV
wird bevorzugt.

In dem Zustand mit niedrigem Gewinn wirkt der Transistor 26 wie ein Verstärker in Basisschaltung, der bei einem gegebenen Strom weniger Leistungsgewinn als ein Verstärker in Emitterschaltung bereitstellt, da er
5 eine niedrigere Eingangsimpedanz aufweist.

Folglich läßt sich der Verstärker 20 zwischen dem Zustand mit hohem und niedrigem Gewinn umschalten. In dem Zustand mit hohem Gewinn verwendet der Verstärker
10 20 zur starken Verstärkung einen npn-Bipolartransistor 22 in Emitterschaltung. In dem Zustand mit niedrigem Gewinn ist der Transistor 22 abgeschaltet, und der Verstärker 20 schaltet zur schwachen Verstärkung zu dem npn-Bipolartransistor 26 in Basisschaltung um. Zudem
15 tritt das Umschalten zwischen hohem und niedrigem Gewinn derart auf, daß in jedem Gewinnzustand die inaktive Stufe vollständig abgeschaltet ist, so daß sie den Betrieb der aktiven Stufe nicht stört. Die Schaltung von Figur 2 stellt folglich eine rauscharme
20 Verstärkung bereit und kann zwischen Zustand mit hohem Gewinn und niedrigem Gewinn umgeschaltet werden. Außerdem kann der Verstärker unter Verwendung von Bipolartransistoren leicht und mit geringem Aufwand als eine integrierte Schaltung hergestellt werden. Zudem
25 können die beiden Stufen (Emitterschaltung und Basisschaltung) leicht mit verschiedenen Strömen betrieben werden, was einen großen Bereich an Gewinnwerten und Gewinnschritten ermöglicht.

30 Nunmehr unter Bezugnahme auf Figur 3 wird eine zweite Ausführungsform eines rauscharmen Verstärkers 30 mit geschaltetem Gewinn gezeigt. Der Einfachheit und Übersichtlichkeit halber werden überall gleiche Bezugswerte für gleiche Komponenten verwendet.

35 Hier ist eine wahlweise Induktionsspule 32 zwischen dem Emitter des Transistors 22 und Masse gekoppelt. Die Induktionsspule 32 sorgt für eine Emitterdegeneration, die die Linearität verbessert, wenn sich der Verstärker

30 in dem Zustand mit hohem Gewinn befindet. Die Linearität bei hohem Gewinn würde natürlich auch durch andere, nichtgezeigte Arten von Impedanzen verbessert werden, die zwischen dem Emitter des Transistors 22 und
5 Masse gekoppelt sind.

Ein fakultativer Widerstand 34a ist zwischen dem Eingang und dem Knotenpunkt 29 gekoppelt. Der Widerstand 34a sorgt für eine Emitterdegeneration für
10 den Transistor 26, was die Linearität verbessert, wenn sich der Verstärker 30 in dem Zustand mit niedrigem Gewinn befindet. Der fakultative Widerstand 34b sorgt auch für eine Emitterdegeneration für den Transistor 26, durch die die Linearität in dem Zustand mit
15 geringem Gewinn verbessert wird. Der Widerstand 34b verbessert außerdem das Rauschen, indem er das Ausmaß des Kollektorstromrauschens von dem Transistor 28 reduziert. Es können natürlich andere Arten von Emitterdegenerationsimpedanzen verwendet werden.

20 Es ist ein fakultativer vierter npn-Transistor 36 gezeigt, dessen Basis mit einer Vorspannung, Vorspannung 4, dessen Kollektor mit dem Ausgang und dessen Emitter (über den fakultativen Widerstand 38)
25 mit dem Knotenpunkt 29 verbunden ist. Der Transistor 36 wirkt wie eine zusätzliche Verstärkerstufe in Basisschaltung und schwacher Verstärkung, um eine weitere Gewinneinstellung für den Verstärker 30 zu gestatten. Der fakultative Widerstand 38 wirkt wie eine
30 Emitterdegenerationsimpedanz, die die Linearität des Verstärkers 30 verbessert, wenn er sich in seinem zweiten Zustand mit niedrigem Gewinn befindet. Variable Gewinnschritte können durch das Variieren von Vorspannungen und/oder Widerständen 34 und 38 und der-
35 gleichen leicht erzielt werden. Es könnten natürlich weitere Transistorstufen in Basisschaltung verfügt werden, um noch weitere Gewinneinstellungen zu gestatten.

Nunmehr unter Bezugnahme auf FIG. 4 wird eine dritte Ausführungsform eines Verstärkers 40 gezeigt. Hier wird ein fakultativer vierter Transistor 42 hinzugefügt, dessen Basis an eine vierte Vorspannung, Vorspannung 4, dessen Emitter an den Kollektor des Transistors 22 und dessen Kollektor an den Ausgang angeschlossen ist. Somit stellen die Transistoren 22 und 42 ein kaskadiertes Transistor-Verstärker-Paar bereit, wenn sich der Verstärker in dem Zustand mit hohem Gewinn befindet, wodurch der Gewinn des Verstärkers 40 erhöht wird.

Es ist ein fakultativer Kondensator 44 gezeigt, der zwischen der Basis des Transistors 22 und dem Knotenpunkt 29 geschaltet ist. In dem Zustand mit geringem Gewinn ermöglicht dieser Kondensator durch Entfernen der Gleichstromankopplung zwischen den Transistoren, daß die Emitter-Gleichspannung des Verstärkers 26 in Basisschaltung für den Betrieb des Verstärkers 40 weniger kritisch ist.

Unter Bezugnahme auf FIG. 5 ist eine vierte Ausführungsform eines Verstärkers 50 gemäß der vorliegenden Erfindung gezeigt. Hier soll der Transistor 28 anstatt als Stromquelle in der gesättigten Betriebsart betrieben werden. Ein Reihenwiderstand 52 definiert den Vorstrom für den Transistor 26. Diese Implementierung kann die Rauschzahl des Verstärkers reduzieren, da ein in der geschalteten Betriebsart betriebener Transistor in der Regel weniger Rauschen aufweist als ein aktiver Transistor.

Natürlich können alle oben beschriebenen und dargestellten Ausführungsformen oder alle besonderen Merkmale der Ausführungsformen wie gewünscht alleine oder in Kombination verwendet werden. Es ist außerdem selbstverständlich, daß npn-Transistoren als die bevorzugte Ausführungsform gezeigt sind und

beispielsweise pnp- oder FET-Transistoren ohne weiteres substituiert werden können.

Das Oben gesagte ist für die Grundlagen der bevorzugten
5 Ausführungsformen der vorliegenden Erfindung nur
beispielhaft. Zudem kann sich der Fachmann ohne
weiteres zahlreiche Modifikationen und Änderungen aus-
denken, weshalb die Erfindung nicht auf die präzise
Konstruktion und die präzisen Anwendungen beschränkt
10 sein soll, welche gezeigt und beschrieben sind, und
dementsprechend kann man davon ausgehen, daß alle
geeigneten Modifikationen und Äquivalente in den
Erfindungsgedanken und den Schutzbereich der Erfindung
in den beiliegenden Ansprüchen fallen, wobei der
15 Schutzbereich der Erfindung in den beiliegenden
Ansprüchen dargelegt ist.

ZUSAMMENFASSUNG

Ein rauscharmer Hochfrequenzverstärker kann zwischen einem Zustand mit niedrigem Gewinn und einem Zustand mit hohem Gewinn umgeschaltet werden. Ein erster Transistor in Emitterschaltung ist in dem Zustand mit hohem Gewinn aktiv und in dem Zustand mit niedrigem Gewinn inaktiv. Der erste Transistor ist mit einer Basis an einen Hochfrequenzeingang und einen ersten Vorspannungseingang, einem Emitter an Masse und einem Kollektor an einen verstärkten Hochfrequenz Ausgang angekoppelt. Ein zweiter Transistor in Basisschaltung ist in dem Zustand mit niedrigem Gewinn aktiv und in dem Zustand mit hohem Gewinn inaktiv. Der zweite Transistor ist mit einem Emitter an den Hochfrequenzeingang, einer Basis an einen zweiten Vorspannungseingang und einem Kollektor an den verstärkten Hochfrequenz Ausgang angekoppelt.

Ansprüche

1. Hochfrequenzverstärker mit einem Zustand mit geringem Gewinn und einem Zustand mit hohem Gewinn, umfassend:
 - 5 einen ersten Transistor, der in dem Zustand mit hohem Gewinn aktiv und in dem Zustand mit geringem Gewinn inaktiv ist, wobei der erste Transistor mit einer Basis an einen Hochfrequenzeingang und einen ersten Vorspannungseingang, mit einem Emitter an Masse und mit einem Kollektor an einen verstärkten Hochfrequenz-
 10 ausgang angekoppelt ist; und
 einen zweiten Transistor, der in dem Zustand mit geringem Gewinn aktiv und in dem Zustand mit hohem Gewinn inaktiv ist, wobei der zweite Transistor mit einem Emitter an den Hochfrequenzeingang, mit einer Basis an einen zweiten Vorspannungseingang und mit einem Kollektor an
 15 den verstärkten Hochfrequenzausgang angekoppelt ist.
2. Verstärker nach Anspruch 1, weiterhin mit einem dritten Transistor, der mit einer Basis an
 25 einen dritten Vorspannungseingang, einem Emitter an Masse und einem Kollektor an den Emitter des zweiten Transistors angekoppelt ist.
3. Verstärker nach Anspruch 1, wobei der Emitter
 30 des ersten Transistors über eine Impedanz an Masse angekoppelt ist.
4. Verstärker nach Anspruch 1, weiterhin mit einer
 35 zwischen dem Emitter des zweiten Transistors und dem Hochfrequenzeingang gekoppelten Impedanz.

5. Verstärker nach Anspruch 1, wobei der Emitter des zweiten Transistors kapazitiv an den Hochfrequenzeingang angekoppelt ist.
- 5 6. Verstärker nach Anspruch 2, weiterhin mit einem vierten Transistor, der mit einer Basis an einen vierten Vorspannungseingang, einem Emitter an den Kollektor des ersten Transistors und einem Kollektor an den verstärkten Hochfrequenz-
10 ausgang angekoppelt ist.
7. Verstärker nach Anspruch 2, weiterhin mit einer zwischen dem Emitter des zweiten Transistors und dem Kollektor des dritten Transistors
15 gekoppelten Impedanz.
8. Verstärker nach Anspruch 2, weiterhin mit einem vierten Transistor, der mit einer Basis an einen vierten Vorspannungseingang, einem
20 Kollektor an den verstärkten Hochfrequenz- ausgang und einem Emitter an den Emitter des zweiten Transistors angekoppelt ist.
9. Verstärker nach Anspruch 8, wobei die Emitter des zweiten und vierten Transistors an einen Knotenpunkt angekoppelt sind, und weiterhin mit
25 einer zwischen dem Emitter des zweiten Transistors und dem Knotenpunkt gekoppelten ersten Impedanz und einer zwischen dem Emitter des vierten Transistors und dem Knotenpunkt
30 gekoppelten zweiten Impedanz.
10. Verstärker nach Anspruch 9, weiterhin mit einer zwischen dem Knotenpunkt und dem Hochfrequenz-
35 eingang gekoppelten Impedanz.
11. Verstärker nach Anspruch 9, weiterhin mit einer zwischen dem Knotenpunkt und dem Hochfrequenz- eingang gekoppelten Kapazitätanz.

12. Verstärker nach Anspruch 8, wobei der Emitter des ersten Transistors über eine Impedanz an Masse gekoppelt ist.
- 5 13. Verstärker nach Anspruch 9, wobei der Emitter des ersten Transistors über eine Impedanz an Masse gekoppelt ist.
- 10 14. Verstärker nach Anspruch 8, wobei der erste, zweite, dritte und vierte Transistor NPN-Bipolartransistoren sind.
- 15 15. Verstärker nach Anspruch 1, wobei der erste und zweite Transistor NPN-Bipolartransistoren sind.
- 15 16. Hochfrequenzverstärker mit geschaltetem Gewinn, der folgendes umfaßt:
einen Hochfrequenzeingang und einen verstärkten Hochfrequenzausgang;
20 ein an den Hochfrequenzeingang und den Hochfrequenzausgang angekoppeltes Mittel für starke Verstärkung;
ein an den Hochfrequenzeingang und den Hochfrequenzausgang angekoppeltes Mittel für schwache Verstärkung; und
25 ein Steuermittel zum Umschalten zwischen dem Mittel für starke und schwache Verstärkung.
- 30 17. Verstärker nach Anspruch 16, weiterhin mit einem mittleren Verstärkungsmittel, das an den Hochfrequenzeingang und an den Hochfrequenzausgang angekoppelt ist, und wobei das Steuermittel zum Umschalten zwischen dem Mittel für schwache, mittlere und starke
35 Verstärkung bestimmt ist.
18. Verstärker nach Anspruch 16, wobei das Mittel für starke Verstärkung einen NPN-Bipolartransistor in Emitterschaltung umfaßt.

19. Verstärker nach Anspruch 18, wobei das Mittel zur schwachen Verstärkung einen NPN-Bipolartransistor in Basisschaltung umfaßt.
- 5 20. Hochfrequenzverstärker mit geschaltetem Gewinn, der folgendes umfaßt:
einen Hochfrequenzeingang und einen verstärkten Hochfrequenzausgang;
einen Verstärker mit hohem Gewinn, der mit
10 einem Eingang an den Hochfrequenzeingang und einem Ausgang an den Hochfrequenzausgang angekoppelt ist und mit einem Eingang an ein erstes Vorspannungssignal angekoppelt ist;
einen Verstärker mit niedrigem Gewinn, der mit
15 einem Eingang an den Hochfrequenzeingang und einem Ausgang an den Hochfrequenzausgang angekoppelt ist und mit einem Eingang an ein zweites Vorspannungssignal angekoppelt ist;
wobei der Verstärker mit hohem Gewinn und der
20 mit niedrigem Gewinn einen aktiven Zustand und einen inaktiven Zustand aufweisen;
wobei das erste Vorspannungssignal zum Umschalten des Verstärkers mit hohem Gewinn zwischen dem aktiven und inaktiven Zustand bestimmt ist; und
25 wobei das zweite Vorspannungssignal zum Umschalten des Verstärkers mit niedrigem Gewinn zwischen dem aktiven und inaktiven Zustand bestimmt ist.
- 30 21. Verstärker nach Anspruch 20, wobei der Verstärker mit hohem Gewinn einen NPN-Bipolartransistor in Emitterschaltung umfaßt.
- 35 22. Verstärker nach Anspruch 21, wobei der Verstärker mit niedrigem Gewinn einen NPN-Bipolartransistor in Basisschaltung umfaßt.

23. Verfahren zum Verstärken eines Hochfrequenz-
signals, mit den folgenden Schritten:
Verstärken des Hochfrequenzsignals unter
Verwendung eines Transistors in Emitter-
5 schaltung und hohem Gewinn;
Abschalten des Transistors in Emitterschaltung
und hohem Gewinn; und
Verstärken des Hochfrequenzsignals unter
Verwendung eines Transistors in Basisschaltung
10 und niedrigem Gewinn.
24. Verfahren nach Anspruch 23, weiterhin mit den
folgenden Schritten:
Abschalten des Transistors in Basisschaltung
15 und niedrigem Gewinn und
Verstärken des Hochfrequenzsignals unter
Verwendung des Transistors in Emitterschaltung
und hohem Gewinn.
- 20 25. Verfahren nach Anspruch 23, weiterhin mit den
folgenden Schritten:
Abschalten des Transistors in Basisschaltung
und niedrigem Gewinn und
25 Verstärken des Hochfrequenzsignals unter
Verwendung des Transistors in Basisschaltung
und mittlerem Gewinn.

- Leerseite -

1/3

FIG. 1
(STAND DER TECHNIK)

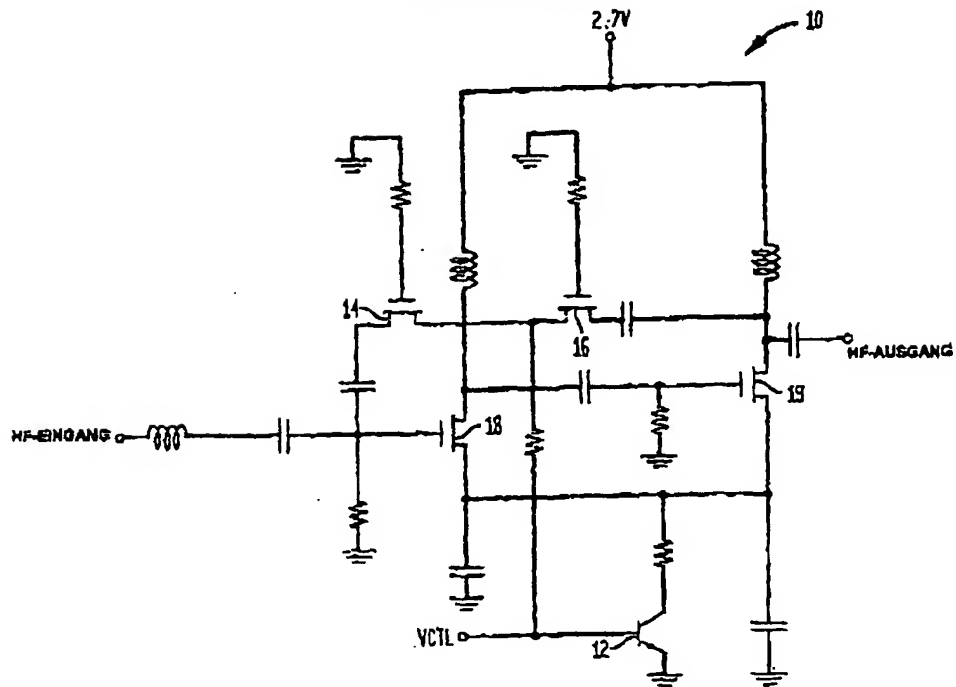


FIG. 2

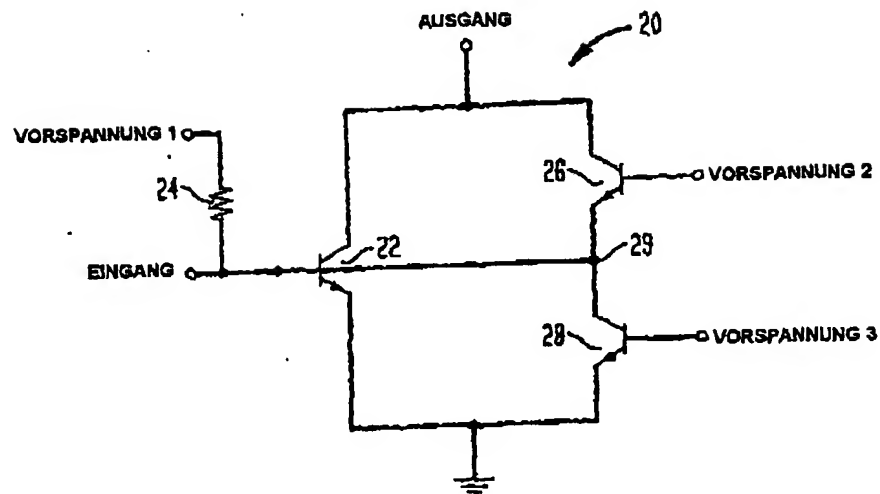


FIG. 3

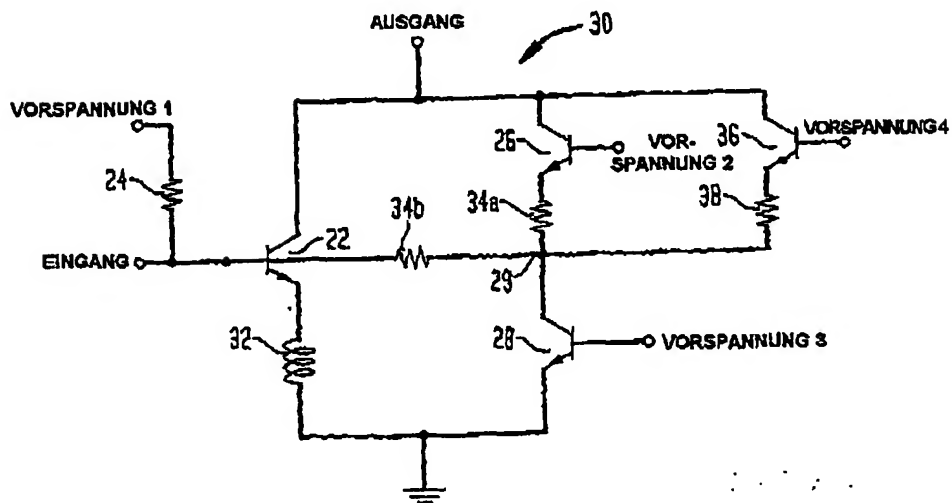


FIG. 4

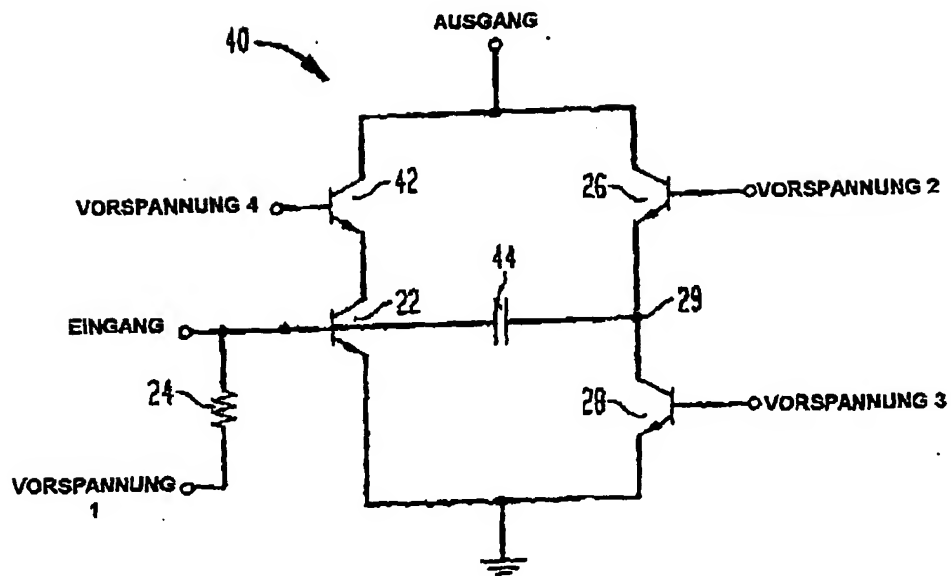


FIG. 5

